

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-241913

(43)Date of publication of application : 17.09.1996

(51)Int.Cl.

H01L 21/60

(21)Application number : 07-045372

(71)Applicant : TOPPAN PRINTING CO LTD

(22)Date of filing : 06.03.1995

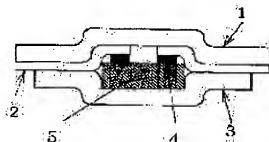
(72)Inventor : TANAKA SATOSHI

(54) SEMICONDUCTOR PACKAGE MATERIAL AND SEMICONDUCTOR PACKAGE

(57)Abstract:

PURPOSE: To provide a semiconductor package with a simple configuration by preventing a sealing resin from being peeled off or cracked.

CONSTITUTION: In a semiconductor package 10, a wiring pattern 2 is formed toward the outside from a part for mounting a chip and a second insulation film 3 is adhered and laminated so that it covers a part other than the edge portion outside the pattern 2. The first and second insulation films 1 and 3 are 100 μ m or less thick and the & pattern 2 is a plating layer which is 20 μ m or less thick or a printed layer by a conductive paste and a lamination body where they are laminated is flexible.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-241913

(43) 公開日 平成8年(1996)9月17日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/60	3 1 1		H 0 1 L 21/60	3 1 1 W

審査請求 未請求 請求項の数 3 O L (全 4 頁)

(21) 出願番号 特願平7-45372

(22) 出願日 平成7年(1995)3月6日

(71) 出願人 000003193

凸版印刷株式会社

東京都台東区台東1丁目5番1号

(72) 発明者 田中 聡

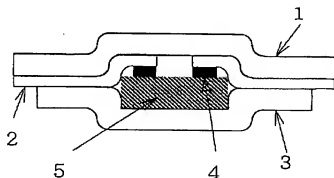
東京都台東区台東1丁目5番1号 凸版印刷株式会社内

(54) 【発明の名称】 半導体パッケージ材料および半導体パッケージ

(57) 【要約】

【目的】 封止樹脂の剥離やクラックの発生が防止され、簡便な構成の半導体パッケージを提供する。

【構成】 チップの搭載箇所から外側に向かって、配線パターンが形成され、チップが樹脂封止されていない第1の絶縁性フィルムに、第2の絶縁性フィルムを、前記パターンの外側の端部以外を被覆するように、貼着・積層してなる構成の半導体パッケージ。第1・第2の絶縁性フィルムは、厚さ100μm以下であり、配線パターンは、厚さ20μm以下のメッキ層、あるいは導電性ペーストによる印刷層であり、それらが貼り合わされた積層体が可撓性を有する構成。



1

【特許請求の範囲】

【請求項1】表面に、半導体集積回路素子が搭載される箇所から外側に向かって、配線パターンが形成された第1の絶縁性フィルムと、前記パターンの外側の端部以外を被覆する面積の第2の絶縁性フィルムと、からなる半導体パッケージ材料。

【請求項2】第1・第2の絶縁性フィルムは、厚さ100 μ m以下であり、

配線パターンは、厚さ20 μ m以下のメッキ層、あるいは導電性ペーストによる印刷層であり、

それらが貼り合わされた積層体が可撓性を有する請求項1記載の半導体パッケージ材料。

【請求項3】半導体集積回路素子が搭載・接続された第1の絶縁性フィルムに、第2の絶縁性フィルムを貼着・積層してなる構成の半導体パッケージであって、

第2の絶縁性フィルムが、第1の絶縁性フィルムに形成された配線パターンの外側のパターン端部のみを被覆せず、前記端部が露出されており、

前記素子が樹脂封止されていない構成の請求項1または請求項2記載の半導体パッケージ材料を用いた半導体パッケージ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、半導体集積回路素子（以下、チップと称する）を搭載・接続し、プリント配線基板などの外部回路に接続されて用いられる半導体装置に関する。

【0002】

【従来の技術】前記半導体装置としては、以下の①～④に例示するタイプのものが、一般的に普及している。

【0003】①リードフレームやフィルムキャリアにチップを搭載・接続した後、チップを含む領域を樹脂封止してなる半導体装置。以下、この種の装置をプラスチックパッケージと称する。

【0004】②チップを含む領域を、樹脂による封止ではなく、A1N₃板等のセラミック板で密閉してなる半導体装置。以下、この種の装置をセラミックパッケージと称する。

【0005】近年、1つの前記装置（パッケージ）内に、複数個のチップを搭載・接続し、これまでに以上に高性能化・小型化の要求への対応が図られた装置として、マルチチップモジュール（MCM）への期待が高まってきた。

【0006】③MCMの形態の1つとして、複数個のチップを搭載・接続したプリント配線基板を標準パッケージとし、前記パッケージを外部回路に接続するタイプのものもある。配線基板としては、エポキシ系などの樹脂基板をベース材料とするものや、セラミックをベース材料とするものなどがある。実用に際しては、最外面に搭載・接続したチップが露出しないように、チップを含む

2

領域を樹脂封止することになる。

【0007】

【発明が解決しようとする課題】②のセラミックパッケージは、パッケージの作製が容易ではなく、コストが高くかかる上に、パッケージの容積（特に、セラミック板の厚みによる上下方向）がかさばる。

【0008】③のMCMも、ベース材料の樹脂基板（通常、剛性を付与するために、ガラス繊維にエポキシ系樹脂などを含ませた基板）の厚みに依存し、上下方向の容積がかさばる。

【0009】また、チップを含む領域を樹脂封止することになる①のプラスチックパッケージ（③の形態のものも含む）では、封止樹脂とチップ（およびベース材料）との熱膨張率の違いにより、封止樹脂の剥離や、封止樹脂やチップへのクラック発生などの問題を有している。

【0010】本発明は、封止樹脂の剥離やクラックの発生が防止され、簡便な構成の半導体パッケージを提供することを目的とする。

【0011】

【課題を解決するための手段】請求項1に記載の発明は、表面に、チップが搭載される箇所から外側に向かって、配線パターンが形成された第1の絶縁性フィルムと、前記パターンの外側の端部以外を被覆する面積の第2の絶縁性フィルムと、からなる半導体パッケージ材料である。

【0012】請求項2に記載の発明は、第1・第2の絶縁性フィルムは、厚さ100 μ m以下であり、配線パターンは、厚さ20 μ m以下のメッキ層、あるいは導電性ペーストによる印刷層であり、それらが貼り合わされた積層体が可撓性を有する請求項1記載の半導体パッケージ材料である。

【0013】請求項3に記載の発明は、請求項1または2記載の半導体パッケージ材料を用い、チップを搭載・接続してなる半導体パッケージであって、チップが搭載・接続された第1の絶縁性フィルムに、第2の絶縁性フィルムを貼着・積層してなり、第2の絶縁性フィルムが、第1の絶縁性フィルムに形成された配線パターンの外側のパターン端部のみを被覆せず、前記端部が露出されており、前記素子が樹脂封止されていない構成である。

【0014】本発明にて用いられる絶縁性フィルムとしては、例えばポリイミドのような、柔軟性や耐熱性・耐食性のある樹脂フィルムが適当である。

【0015】配線パターンの形成にあたっては、導電性ペーストを用いたスクリーン印刷や、無電解鍍金・スパッタリング・貼り合わせにより形成された導電層をフォトリソグラフィ法などによりパターン形成することが適当である。この場合、貼り合わされたパッケージ材料が可撓性を有するように、フォトリソグラフィ法などによりパターンニングされる導電層としては、厚さ20 μ m以下で

あることが望ましく、特に、可視性の点から銅メッキ層が適当である。

【0016】

【作用】チップを搭載・接続してなる半導体パッケージが、配線パターンが形成された第1の絶縁性フィルムに、第2の絶縁性フィルムを貼着・積層してなる構成であり、樹脂封止を必要としないプラスチックパッケージであるため、封止樹脂の剥離や、封止樹脂やチップへのクラックの発生などの問題が起こらない。

【0017】また、前記パッケージは、第2の絶縁性フィルムが、第1の絶縁性フィルムに形成された配線パターン2の外側のパターン端部のみを被覆せず、前記端部が露出された構成であるため、露出された前記端部を接続端子として、外部回路（プリント配線回路など）に接続することが可能である。

【0018】さらに、配線パターンが、厚さ20μm以下のメッキ層、あるいは導電性ペーストによる印刷層であるため、配線間のピッチを小さくすることができ、高密度の配線パターンを形成することが可能である。

【0019】加えて、ベース材料がフィルムであるため、フィルムキャリア（TAB）同様に、リール・トゥ・リールの生産が可能である。

【0020】

【実施例】以下、図面を参照して、実施例を説明する。

【0021】図1は、半導体パッケージ10の断面説明図であり、図2は、配線パターンが形成された第1の絶縁性フィルムを示す平面図である。

【0022】第1の絶縁性フィルム1、第2の絶縁性フィルム3は、厚さ100μmのポリイミドフィルムである。

【0023】配線パターン2は、前記フィルム1上に無電解メッキにより形成した導体層（厚さ20μmの銅メッキ層）をフォトリソエッチング法によりパターンニングした。

【0024】配線パターン2の内側先端部に、チップ4の電極パッド5と接続するためのハンダ部を形成した。前記ハンダ部は、高融点ハンダをスクリーン印刷法によって前記先端部のみに選択的に形成した。（図示せず）

【0025】前記フィルム1上に、配線パターン2の内*

*側先端部のハンダ部とチップ4の電極パッド5とが接合するように、チップ4を搭載した後、280℃のリフロー法によりフィルム1とチップ4とを接続する。

【0026】次いで、第2の絶縁性フィルム3を、前記フィルム1のチップ4が搭載・接続された側に貼着・積層する。貼着にあたっては、接着剤（図示せず）を用いて、配線パターン2の外側先端部のみを被覆しないようにし、前記端部が露出された構成とする。

【0027】前記パッケージ10を、そのままの状態ではプリント配線回路などの外部回路に接続しても良いし、または、図4に示すように、前記パッケージ10をリードフレーム6と接続した上で、リードフレームを介して外部回路に接続しても良い。

【0028】リードフレームを介する場合は、アイランド（チップ搭載部）を有さない構成のリードフレームのインナーリード先端に、露出された配線パターン2の外側先端部をリフロー法などによって接続する。

【0029】また、本発明は本実施例に限定されるものではなく、図3に示すように、複数のチップを搭載・接続しても良い。

【0030】

【発明の効果】簡便でコンパクトな構成であり、封止樹脂の剥離やクラックの発生が防止された構成の半導体パッケージが提供された。

【0031】

【図面の簡単な説明】

【図1】半導体パッケージの断面説明図。

【図2】第1の絶縁性フィルムを示す平面図。

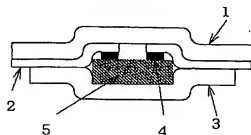
【図3】半導体パッケージの他例を示す断面説明図。

【図4】半導体パッケージの他例を示す断面説明図。

【符号の説明】

- 1…第1の絶縁性フィルム
- 2…配線パターン
- 3…第2の絶縁性フィルム
- 4…チップ
- 5…電極パッド
- 6…リードフレーム
- 10…半導体パッケージ

【図1】



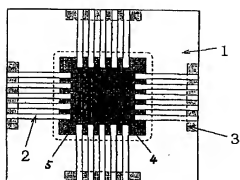
【図3】



(4)

特開平8-241913

【図2】



【図4】

